

THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of: **Yasuji OTA et al.**

Filed : **Concurrently herewith**

For : **VOICE CODING METHOD, VOICE CODING APPARATUS, AND
VOICE DECODING APPARATUS**

Serial No. : **Concurrently herewith**

August 31, 1999

Assistant Commissioner of Patents
Washington, D.C. 20231

SUBMISSION OF PRIORITY DOCUMENT

S I R:

Attached herewith is Japanese patent application No. (s)
10-246724 of September 1, 1998 and 11-181959 of June 28, 1999
whose priorities have been claimed in the present application.

Respectfully submitted

Samson Helfgott
Reg. No. 23,072

HELFGOTT & KARAS, P.C.
60th FLOOR
EMPIRE STATE BUILDING
NEW YORK, NY 10118
DOCKET NO.: FUJO16.446
LHH:priority

Filed Via Express Mail

Rec. No.: EM366877202US

On: August 31, 1999

By LH

Any fee due with this paper, not fully
Covered by an enclosed check, may be
Charged on Deposit Acct. No. 08-1634

HB
JC551 U.S. PRO
09/386824
08/31/99

日本国特許庁

PATENT OFFICE
JAPANESE GOVERNMENT

JC551 U.S. PRO
09/386824
08/31/99

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
this Office.

願年月日
Date of Application:

1998年 9月 1日

願番号
Application Number:

平成10年特許願第246724号

願人
Applicant (s):

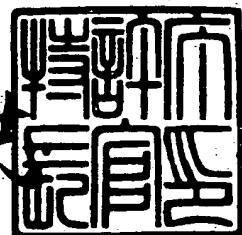
富士通株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

1999年 3月 12日

特許庁長官
Commissioner,
Patent Office

伴佐山建



出証番号 出証特平11-3014862

【書類名】 特許願

【整理番号】 9804219

【提出日】 平成10年 9月 1日

【あて先】 特許庁長官殿

【国際特許分類】 H03M 7/00

【発明の名称】 音声符号化方法及び装置

【請求項の数】 8

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通
株式会社内

【氏名】 大田 恒士

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通
株式会社内

【氏名】 鈴木 政直

【発明者】

【住所又は居所】 福岡県福岡市博多区博多駅前三丁目22番8号 富士通
ディジタル・テクノロジ株式会社内

【氏名】 土永 義照

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100072833

【弁理士】

【氏名又は名称】 柏谷 昭司

【代理人】

【識別番号】 100075890

【弁理士】

【氏名又は名称】 渡邊 弘一

【代理人】

【識別番号】 100105337

【弁理士】

【氏名又は名称】 真鍋 潔

【手数料の表示】

【予納台帳番号】 012520

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9704249

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 音声符号化方法及び装置

【特許請求の範囲】

【請求項1】 合成による分析型のベクトル量子化の音源符号語を非零振幅値のみで構成した符号帳を用いる音声符号化方法に於いて、

前記非零振幅値のサンプル位置をインデックスと他の伝送パラメータを用いて可変制御する過程を含む

ことを特徴とする音声符号化方法。

【請求項2】 前記非零振幅値のサンプル位置を、インデックスと他の伝送パラメータとしてピッチ周期に対応するラグ値を用いて可変制御する過程を含むことを特徴とする請求項1記載の音声符号化方法。

【請求項3】 前記非零振幅値のサンプル位置を、インデックスと他の伝送パラメータとしてピッチ周期に対応するラグ値とピッチゲイン値とを用いて可変制御する過程を含むことを特徴とする請求項1記載の音声符号化方法。

【請求項4】 前記非零振幅値のサンプル位置を、前記ピッチ周期に対応するラグ値が1フレームのサンプル数に対して設定した第1の設定値以下の時に、初期設定位置とする第1の状態とし、前記第1の設定値を超えて第2の設定値以下の時に、前記初期設定位置を間引いた個数に対するサンプル位置を追加する第2の状態とし、前記第2の設定値を超えた時、前記第2の状態の上限値を維持する第3の状態とする過程を含むことを特徴とする前記請求項1又は2記載の音声符号化方法。

【請求項5】 前記非零振幅値のサンプル位置を、前記インデックスと他の伝送パラメータとしてピッチ周期に対応する前記ラグ値と前記ピッチゲイン値とを用いて可変制御し、前記ピッチゲイン値が閾値を超えない時に、前記第1の状態に移行し、前記ピッチゲイン値が閾値を超えた時に、前記ラグ値に対応して前記第1又は第2又は第3の状態に移行する過程を含むことを特徴とする請求項1又は4記載の音声符号化方法。

【請求項6】 合成による分析型のベクトル量子化の音源符号語を非零振幅値のみで構成した数符号帳を用いて音源探索を行う音声符号化装置に於いて、

インデックスと他の伝送パラメータとを入力し、該伝送パラメータにより前記非零振幅値のサンプル位置を可変制御する構成可変符号帳を備えたことを特徴とする音声符号化装置。

【請求項7】 入力音声のピッチ周期に対応するラグ値を前記伝送パラメータの一つとして入力する構成可変符号帳を備えたことを特徴とする請求項6記載の音声符号化装置。

【請求項8】 入力音声のピッチ周期に対応するラグ値とピッチゲイン値を入力して非零振幅値のサンプル位置を可変制御する構成可変符号帳を備えたことを特徴とする請求項6記載の音声符号化装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、A-b-S (Analysis-b y-Synthesis; 合成による分析) 型ベクトル量子化を用いる音声符号化方法及び装置に関する。

CELP (Code Excited Linear Prediction; 符号励振線形予測) 符号化方式に代表されるA-b-S型ベクトル量子化によ音声符号化方式は、音声信号を例えば4~16kb/s程度に圧縮処理する場合に適用されている。このような音声符号化方式は、企業内通信システムやデジタル移動無線システム等に於いて音声品質を保持しながら情報圧縮を行うものとして、その要望が高いものである。

【0002】

【従来の技術】

図9は従来のCELP方式の説明図であり、51は雑音符号帳、52は適応符号帳、53, 54は係数器、55, 56は線形予測合成フィルタ、57, 58は誤差電力評価部、59, 60は減算器である。ランダム性音源に対応する雑音符号帳51と、ピッチ性音源に対応する適応符号帳52とは、メモリによって構成されている。又適応符号帳52に格納される適応コードベクトルは、帰還ループを介することにより適応的に更新される。又雑音符号帳51は、固定的に雑音コードベクトルを格納している。又係数器53, 54と線形予測合成フィルタ55

、56と誤差電力評価部57と減算器59, 60とは、DSP（デジタル・シグナル・プロセッサ）等の演算機能によって実現することができる。

【0003】

入力信号（音声信号）Xに対して、雑音符号帳51から読出した雑音コードベクトルCに係数器53に於いてゲインgを乗算し、線形予測合成フィルタ55を介して再生信号gACとし、減算器59により差分を求め、この差分を誤差信号Eとして誤差電力評価部57に於いて誤差電力を求めて、順次読出した雑音コードベクトルCに対応する誤差電力と比較し、この誤差電力が最小となるゲインgと雑音コードベクトルCとを求める。

【0004】

同様に、適応符号帳52から読出した適応コードベクトルPに対して、係数器54に於いてゲインbを乗算し、線形予測合成フィルタ56を介して再生信号bAPとし、減算器60に於いて入力信号Xとの差分を求め、この差分を誤差信号として誤差電力評価部58に於いて誤差電力を求めて、順次読出した適応コードベクトルPに対応する誤差電力と比較し、この誤差電力が最小となるゲインbと適応コードベクトルPとを求める。なお、前述の記号A, C, P, Xは行列又はベクトルを示す。そして、誤差電力が最小となる適応コードベクトルPのインデックス及び雑音コードベクトルCのインデックスと、その時のゲインb, gとを符号化情報とする。

【0005】

図10は従来のA-b-S型ベクトル量子化の説明図であり、61は符号帳、62は係数器、63は線形予測合成フィルタ、64は減算器、65は誤差電力評価部を示す。前述と同様に、符号帳61から読出したコードベクトルCにゲインgを乗算し、線形予測合成フィルタ63により再生信号gACとし、減算器64により入力信号Xとの差分を求め、この差分を誤差信号Eとして誤差電力評価部65により誤差電力を求めて、コードベクトルC対応の誤差電力と比較して、この誤差電力が最小となるコードベクトルCとゲインgとを求める。

【0006】

この場合の符号帳61に対応する図9の雑音符号帳51は、予め固定サンプル

値に対応する雑音コードベクトルを格納するものであるから、例えば、ベクトル次元長を40（5msの期間内の8kHzサンプルに相当）、基本ベクトル数を1024とすると、40kワードのメモリ容量を必要とすることになる。

【0007】

そこで、非零サンプル値を固定位置に配置し、代数的解法で音源探索処理を可能とするACELP（Algebraic Code Excited Linear Prediction）方式が提案されている（J. P. Adouil他“Fast CELP coding based on algebraic codes” Proc. IEEE International conference on acoustics speech and signal processing, pp. 1957-1960 (April, 1987) 参照）。

【0008】

このACELP方式は、例えば、図11に示すように、コードベクトル C_0, C_1, \dots, C_{M-1} を格納したN次元、Mサイズの代数符号帳71を備えていることになるが、各コードベクトル C_0, C_1, \dots, C_{M-1} を代数的解法により生成するものである。この場合の等間隔のサンプル位置 i_0, i_1, i_2, i_3 の中の非零振幅の4サンプル位置を規格化し、その振幅値を±1.0とする。この4サンプル位置以外の他のサンプル位置は振幅零とする。

【0009】

この代数符号帳71は、前述のメモリ構成による雑音符号帳51（図9参照）に相当し、インデックスに対応して生成されるコードベクトルを用いて、図9に示す場合と同様に、ゲイン g を乗算し、線形予測合成フィルタを介して再生し、この再生信号と入力信号との差分を求め、この差分を基に、誤差電力が最小となるインデックスとゲイン g とを求めるものである。

【0010】

又図11に示す代数符号帳71の右側に示すように、 i_0, i_1, i_2, i_3 に対応したパターンのコードベクトルは、例えば、コードベクトル C_0 に対応させたサンプル値のパターン（0, … 0, +1, 0, … 0, -1, 0, … 0, +1, 0, … 0, -1, 0, …）のように、零「0」振幅のサン

フル位置を除く振幅±1のサンプル位置を i_0, i_1, i_2, i_3 に従って定める。即ち、4個の非零サンプルと、 $N-4$ 個の零サンプルとの合計 N サンプルを要素としたベクトルについて、4個の非零サンプル i_n ($n=0, 1, 2, 3$) は、振幅情報（振幅値を固定して極性のみを示す）の1ビットと、位置情報 m_n ($n=0, 1, 2, 3$) としての候補 (2^K 通り) の中の一つを指定する K ビットとの合計 $K+1$ ビットで表すことができる。

【0011】

その振幅±1のサンプル位置、即ち、非零サンプル位置は、ITU-T（国際電気通信連合の電気通信標準化部門）のG. 729又はG. 723. 1によって標準化されている。例えば、G. 729に対応した図11の表73に於いて、40サンプルについて、 $i_0 \sim i_2$ の位置 $m_0 \sim m_2$ はそれぞれ8か所であるから、その中の1か所を3ビット構成で表現し、 i_3 の位置 m_3 は16か所であるから、その中の1か所をそれぞれ4ビット構成で表現することができる。又振幅値を±1. 0で固定し、その±の符号 $s_0 \sim s_3$ はそれぞれ1ビットで表すことができるから、合計で17ビットとなる。

【0012】

この場合の符号語は、図11の72に示すように、それぞれ1ビット構成の符号 $s_0 \sim s_3$ と、それぞれ3ビット又は4ビットの非零サンプル位置 $m_0 \sim m_3$ とにより構成することができる。又図11の表74に示す標準規格G. 723. 1は、一つおきのサンプル位置としたことにより、 $i_0 \sim i_3$ の位置 $m_0 \sim m_3$ は、それぞれ3ビットで表すことができるから、極性を示す符号 $s_0 \sim s_3$ を含めて16ビットとなる。

【0013】

例えば、第*i*番目の符号語が s^i_n, m^i_n (但し、 $n=0, 1, 2, 3$) の値を持つ時に、符号語サンプル $c^i(n)$ は、

$$c^i(n) = s^i_0 \delta(n - m^i_0) + s^i_1 \delta(n - m^i_1) + s^i_2 \delta(n - m^i_2) + s^i_3 \delta(n - m^i_3) \dots \quad (1)$$

と定義することができる。

なお、 s^i_n は±の符号情報、 m^i_n は非零サンプルの位置情報、 $\delta(\cdot)$ は

デルタ関数であり、 $\delta(0) = 1.0$ で、それ以外は 0 となる。

【0014】

又誤差電力 E^2 は、前述の入力信号 X と、ゲイン g と、コードベクトル C_i と、線形予測合成フィルタのインパルス応答の行列 H とにより、

$$E^2 = (X - g H C_i)^2 \quad \dots (2)$$

と表すことができる。この誤差電力 E^2 を最小とする為の評価関数 $\arg\max(F_i)$ は、

$$\arg\max(F_i) = [(X^T H C_i)^2 / \{(H C_i)^T (H C_i)\}] \quad \dots (3)$$

で表される。ここで、

$$X^T H = D = d(i) \quad \dots (4)$$

$$H^T H = \Phi = \phi(i, j) \quad \dots (5)$$

とすると、評価関数 $\arg\max(F_i)$ は、

$$\arg\max(F_i) = [(D^T C_i)^2 / \{(C_i)^T \Phi C_i\}] \quad \dots (6)$$

と表すことができる。なお、大文字はベクトルを示す。

【0015】

前述の (4), (5) 式には、コードベクトル C_i の要素が含まれないから、符号語のパターン数 (サイズ) M が多い場合でも、一度に計算しておくことができる。従って、コードベクトル C_i 対応に (2) 式の演算を行う場合に比較して (4), (5) 式については共通的に演算を済ませることができるから、効率化を図ることができる。

【0016】

又コードベクトル C_i に関する処理は、前述のように、振幅が ± 1.0 の 4 サンプルについて行うもので、(5) 式の分母と分子とは、次に示す処理となる。

$$(D^T C_i)^2 = \{\sum_{i=0}^3 s_i d(m_i)\}^2 \quad \dots (7)$$

$$\begin{aligned} (C_i)^T \Phi C_i &= \sum_{i=0}^3 \phi(m_i, m_i) \\ &+ 2 \sum_{i=0}^2 \sum_{j=i+1}^3 s_i s_j \phi(m_i, m_j) \end{aligned} \quad \dots (8)$$

なお、 $\sum_{i=0}^3$ は、 $i = 0$ から $i = 3$ まで累算することを示す。

【0017】

前述の(7), (8)式の演算量は、パラメータ(次元数)Nには依存せず、且つ絶対量が小さいので、符号語パターン数(サイズ)Mの倍数としても大きな値とはならない。従って、結果的に雑音符号帳51(図9参照)を用いる場合に比較して大幅に演算量を低減することができる。又ACELP方式の代数符号帳71(図11参照)の各コードベクトルは、符号と位置情報とから代数的に生成することができるから、メモリに符号帳を形成する必要がなく、従って、メモリ量の大幅な削減が可能となる。

【0018】

【発明が解決しようとする課題】

前述のACELP方式は、メモリ量の削減及び演算量の削減を図ることができるものであるが、フレーム内の非零サンプルの本数が4本に固定され、且つサンプル位置を等間隔とするものであるから、フレーム長と非零サンプル数との二つのパラメータにより、符号語インデックスを表現するビットレートが決定され、比較的多くのビットを用いることになる。例えば、ITU-TのG.729に於いて、1フレーム40サンプルとした時、図11の表73に示すように、合計17ビットを使用することになる。これは、G.729の総伝送容量(8kb/s, 80b/10ms)の4.2%に相当することになる。

【0019】

又1フレームのサンプル数を倍の80サンプルとすると、非零サンプル位置の情報は、前述の場合よりそれぞれ1ビット分増加して、合計21ビットを使用することになる。これは、G.729の総伝送容量の52.5%に相当することになり、1フレーム40サンプルの場合より大幅に増加し、伝送ビットレートの低減が阻害される問題がある。

【0020】

一般に、低ビットレート化する為には、フレーム長を長くするものである。しかし、前述のように、1フレーム40サンプルから例えば倍の80サンプルに拡大した時に、インデックス伝送に必要なビット数が増加する問題と共に、フレー

ム長以下のピッチ周期に対する同定能力が低下する問題が生じる。

本発明は、A-b-S型ベクトル量子化の音源符号語を非零振幅値のみで構成した符号語を用いる音声符号化方式に於いて、非零サンプル位置を可変制御することによりインデックス伝送量を一定とすることを目的とし、又ピッチ周期に対する同定能力の維持を図ることを目的とする。

【0021】

【課題を解決するための手段】

本発明の音声符号化方法は、(1) 合成による分析型のベクトル量子化の音源符号語を非零振幅値のみで構成した符号帳を用いる音声符号化方法であって、非零振幅値のサンプル位置をインデックスと他の伝送パラメータを用いて可変制御する過程を含むものである。この場合の他の伝送パラメータとして、ピッチ周期に対応するラグ値を用いることができる。更に、ピッチゲイン値を用いることができる。又ラグ値の大小関係又はピッチゲイン値に対応して非零振幅値のサンプル位置の可変制御を異なるように切替えることができる。

【0022】

又本発明の音声符号化装置は、(2) 合成による分析型のベクトル量子化の音源符号語を非零振幅値のみで構成した符号帳を用いて音源探索を行う音声符号化装置であって、インデックスと他の伝送パラメータとを入力し、この伝送パラメータにより前記非零振幅値のサンプル位置を可変制御する構成可変符号帳を備えている。又伝送パラメータとしてピッチ周期に対応するラグ値を用いることができる。更に、ピッチゲイン値を用いることもできる。

【0023】

【発明の実施の形態】

図1は本発明の原理説明図であり、1は構成可変符号帳、2は係数器、3は線形予測合成フィルタ、4は減算器、5は誤差電力評価部を示す。構成可変符号帳1は、複数の非零サンプル値による例えば代数符号帳に相当するものであるが、インデックス*i*と、ピッチ周期(ラグ値)等の伝送パラメータ*p*とを基に、非零振幅値のサンプル位置を制御して再構成するものである。その場合、非零サンプル数を変化させることなく、非零サンプル位置を可変制御する。従って、インデ

ックス伝送に必要なビット数を増加しないで済むことになる。

【0024】

又構成可変符号帳1は、インデックス*i*と伝送パラメータ*p*とを基に非零サンプル位置を制御してコードベクトル*C_i*を生成する場合を示し、係数器2に於いてゲイン*g*を乗算し、線形予測合成フィルタ3により再生した信号*g A C_i*と入力信号*X*との差分を求め、この差分を誤差信号*E*として、誤差電力評価部5に於いて誤差電力を求めると共に、それぞれ求めた誤差電力を比較して、誤差電力が最小となるインデックス*i*とゲイン*g*とを求ることになる。この場合の伝送パラメータは、音声信号の特性に対応して種々選択することが可能であり、例えば、ピッチ周期（ラグ値）やゲイン等を用いることができる。

【0025】

図2は本発明の第1の実施の形態の説明図であり、11は構成可変符号帳、12は係数器、13は線形予測合成フィルタ、14は減算器、15は誤差電力評価部、16は非零サンプル位置制御部、17はピッチ同期フィルタを示す。構成可変符号帳11は、下側に示すように、インデックス*i*と伝送パラメータとしてピッチ周期（ラグ値）1（Lの小文字）とを入力する非零サンプル位置制御部16と、この非零サンプル位置制御部16の出力信号とピッチ周期（ラグ値）1とを入力するピッチ同期フィルタ17とから構成した場合を示す。非零サンプル位置制御部16は、非零サンプル数は変化させないが、ピッチ周期（ラグ値）1によってサンプル位置を可変制御するものである。なお、各部の機能は、DSP（デジタル・シグナル・プロセッサ）等の演算処理手段によって実現することもできる。

【0026】

図3は本発明の第1の実施の形態のフローチャートであり、1フレーム=80サンプル（8 kHzサンプル）、非零サンプル数=4、ラグ値（lag）=20サンプル（400 Hz）～147サンプル（54.4 Hz）、インデックス伝送ビット=17ビットとした場合を一例として示す。先ず、非零サンプル位置の初期化を行う（for（i=0；i<40；i++）smp_pos[i]=i；）（A1）。即ち、等間隔に非零サンプル位置*i*=0～*i*=39とする。

【0027】

そして、第1の設定値を40、第2の設定値を80とし、適応符号帳等を用いた求めたピッチ周期に対応するラグ (lag) が第1の設定値の40以下か否かを判定し (A2)、40以下の場合はステップ (A6) に移行する第1の状態とし、40以下でない場合は、第2の設定値の80より大きいか否かを判定し (A3)、80より大きい場合は、ラグ (lag) = 80とし、上限値としてラグ値をクリップする (A4)。この状態を第3の状態とする。そして、次のステップ (A5) に移行する。又80より大きくない場合は、その時のラグ値を用いた非零サンプルの位置制御の処理ステップ (A5) に移行する。この場合の状態を第2の状態とする。そして、次のステップ (A6) に於いて非零サンプル位置の登録を行う。

【0028】

図4は本発明の実施の形態のラグ値による構成可変符号帳の説明図で、図3のフローチャートに対応して示すもので、(a) は $20 \leq \text{ラグ値} \leq 40$ の場合 (第1の状態)、(b) は $40 < \text{ラグ値} < 80$ (第2の状態) でラグ値 = 45の場合、(c) は $80 \leq \text{ラグ値}$ の場合 (第3の状態) の非零サンプル位置を示す。ラグ値を前述のように、20～147サンプルとして、ラグ値が40以下の場合、図3のステップ (A6) の処理によって非零サンプル位置の登録を行うから、非零サンプル位置は、 $i_0 = 0, i_1 = 1, i_2 = 2, i_3 = 3, i_4 = 4, i_5 = 5, i_6 = 6, \dots$ となる。

【0029】

又 $40 < \text{ラグ値} < 80$ の場合、図3のステップ (A5) により、ラグ値に対応して間引いた分を伸長するもので、例えば、ラグ値 = 45の場合に、初期値として、 $i = 0, i_x = 40, i_y = 0$ とし、 $(lag - 41) / 2 + 1 = 3$ となるから、3個のサンプル位置について位置制御を行う。即ち、サンプル位置 $smp_pos[39 - iy] = ix$ の演算により、サンプル位置 39 の代わりにサンプル位置 40 とし、 $ix += 2, iy += 2$ により、 $ix = 42, iy = 2$ となるから、 $[39 - iy] = ix$ は、サンプル位置 37 の代わりにサンプル位置 42 とすることを示す。次に、 $ix = 44, iy = 4$ となるから、 $[39 - iy] =$

i_x は、サンプル位置 35 の代わりにサンプル位置を 44 とすることを示す。即ち、図4の（b）に示す非零サンプル位置となる。

【0030】

又ラグ値が 80 を超えている場合、図3のステップ（A4）により、ラグ値 = 80 として、ステップ（A5）の処理を行う。従って、図4の（b）を形成した処理を更に繰り返すことにより、（c）に示す非零サンプル位置となる。

【0031】

図5は本発明の第2の実施の形態の説明図であり、21は構成可変符号帳、22は係数器、23は線形予測合成フィルタ、24は減算器、25は誤差電力評価部、26は非零サンプル位置制御部、27はピッチ同期フィルタを示す。係数器22と線形予測合成フィルタ23と減算器24と誤差電力評価部25とは、図2に於ける係数器11と線形予測合成フィルタ13と減算器14と誤差電力評価部15と同様な機能を有するものであるから、重複した説明は省略する。

【0032】

この実施の形態に於ける構成可変符号帳21は、下側に示すように、非零サンプル位置制御部26とピッチ同期フィルタ27とからなる構成の場合を示し、伝送パラメータとして、ピッチ周期に対応するラグ値1及びピッチゲインbと、インデックスiとを入力して、符号帳の非零サンプル数を変更することなく、非零サンプル位置を可変制御して再構成を行う場合を示す。

【0033】

ピッチ周期に対応したラグ値は、入力音声に明確なピッチ周期を有しない場合でも、探索範囲内で最も可能性の高い値を選択することになる。一般に、雑音性音源が適当であると言われている無声部や背景音の場合でも、ピッチ周期が抽出され、このピッチ周期の情報が伝送される。この場合のピッチゲインが大きいことは、ピッチ周期性が大きいことであるが、ピッチゲインが小さいことは、無声部や背景音等のように、ピッチ周期性が小さいことを示す。そこで、伝送パラメータの一つのピッチゲインgを用いるものである。

【0034】

図6は本発明の第2の実施の形態のフローチャートであり、先ず、非零サンプ

ル位置の初期化を行う（B 1）。これは、図3のステップ（A 1）と同様である。そして、ピッチゲインが閾値より大きいか否かを判定する（B 2）。ピッチゲインが閾値より大きい場合は、ステップ（B 7）に移行し、ピッチゲインが閾値より小さい場合はステップ（B 3）に移行する。

【0035】

ステップ（B 3）に於いては、ラグ値が40以上か否かを判定し、40以上でない場合は、ステップ（B 6）に移行する。即ち、第1の状態とする。又ラグ値が40以上の場合は、ラグ値が80より大きいか否かを判定し（B 4）、80より大きい場合は、ラグ値を上限値の80として（B 7）、次のステップ（B 5）に移行する。即ち、第3の状態とする。又ラグ値が80より小さい場合は、ステップ（B 5）に移行する。即ち、第2の状態とする。

【0036】

このステップ（B 5）は、図3のステップ（A 5）に相当し、非零サンプルの位置制御の処理を行うものである。前述のように、ピッチゲインが閾値より小さい場合は、入力音声のピッチ周期性が小さいことであるから、ラグ値に対応した非零サンプル位置の可変制御処理を省略して、第1の状態とする。

【0037】

図7はピッチ同期処理の説明図であり、31, 34は係数器、32は加算器、33は遅延回路を示し、図2のピッチ同期フィルタ17又は図5のピッチ同期フィルタ27に対応した機能構成である。又遅延回路33はラグ値（lag）に対応した遅延構成に制御されるもので、係数器31, 34と加算器32と遅延回路33とを含む構成の伝達関数は、 $P(z) = \alpha / (1 - \beta z^{-lag})$ となる。なお、 α は係数器31の係数、 β は係数器34の係数、lagはラグ値を示す。例えば、係数器31の係数 α は、0～(lag-1)の範囲では、 $\alpha = 1, 0, 1, 2, \dots, lag-1$ の範囲では $\alpha = 0, 0$ とし、係数器34の係数 β は1, 0と設定することができる。なお、係数 α, β は前述の値に限定されるものではなく、他の値を設定することも勿論可能である。このようなピッチ同期処理により、ピッチ周期に同期した系列生成を行うことができるから、ピッチ同定能力の低下を回避することができる。

【0038】

図8は本発明の実施の形態のラグ値に応じた非零サンプル位置の説明図であり、(a)は、図4の(a)の $20 \leq \text{ラグ値} \leq 40$ の場合に相当し、(b)は、図4の(b)の $40 < \text{ラグ値} < 80$ （第2の状態）に於けるラグ値=45の場合に相当する。即ち、図3のステップ(A5)、又は図6のステップ(B5)に於いて、`smp_pos [39 - iy] = ix`に従って、サンプル位置35, 37, 39を省略し、その代わりに、サンプル位置40, 42, 44を追加して、恰もラグ値に従って延長したように、ラグ値に対応した非零サンプル位置の再構成を行い、その場合に、非零サンプル数は変更しないものであり、従って、所要ビット数を17ビットのままとすることができる。

【0039】

又ラグ値が例えば49の場合、図8の(a)の非零サンプル位置31, 33, 35, 37, 39の代わりに、非零サンプル位置48, 46, 44, 42, 40に変更する。このように、非零サンプル位置の再構成を行った時、非零サンプル数を変更しないから、所要ビット数を前述の場合17ビット一定とすることができる。

【0040】

本発明は、前述の各実施の形態のみに限定されるものではなく、種々付加変更することができるものであり、フレーム長、サンプル数等は適用システムに対応して任意に選定することができるものである。又A C E L P方式のみでなく、非零サンプルを複数用い、その非零サンプル位置を伝送パラメータによって制御する音声符号化方式に適用できるものである。又音声復号化処理は、伝送パラメータ等を基に音声符号化処理の逆の処理によって行うことができるので、詳細な説明は省略する。

【0041】

【発明の効果】

以上説明したように、本発明は、A-b-S型ベクトル量子化に於ける非零振幅値のみで符号帳を構成する音声符号化方式を基本とし、構成可変符号帳1として示すように、その非零振幅値のサンプル位置を、インデックスと、ラグ値やビ

ピッチゲイン等の他の伝送パラメータを用いて変更制御するもので、その場合の非零サンプル数を増加することなく、非零サンプル位置を変更するものであるから、フレーム長増大によっても所要ビット数を増加する必要がなく、従って、伝送効率の低下を回避できる利点がある。又ピッチ同定能力は、ピッチ同期処理等によって容易に確保できる利点がある。

【図面の簡単な説明】

【図1】

本発明の原理説明図である。

【図2】

本発明の第1の実施の形態の説明図である。

【図3】

本発明の第1の実施の形態のフローチャートである。

【図4】

本発明の実施の形態のラグ値による構成可変符号帳の説明図である。

【図5】

本発明の第2の実施の形態の説明図である。

【図6】

本発明の第2の実施の形態のフローチャートである。

【図7】

ピッチ同期処理の説明図である。

【図8】

本発明の実施の形態のラグ値に応じた非零サンプル位置の説明図である。

【図9】

従来のC E L P方式の説明図である。

【図10】

従来のA-b-S型ベクトル量子化の説明図である。

【図11】

A C E L P方式の概要の説明図である。

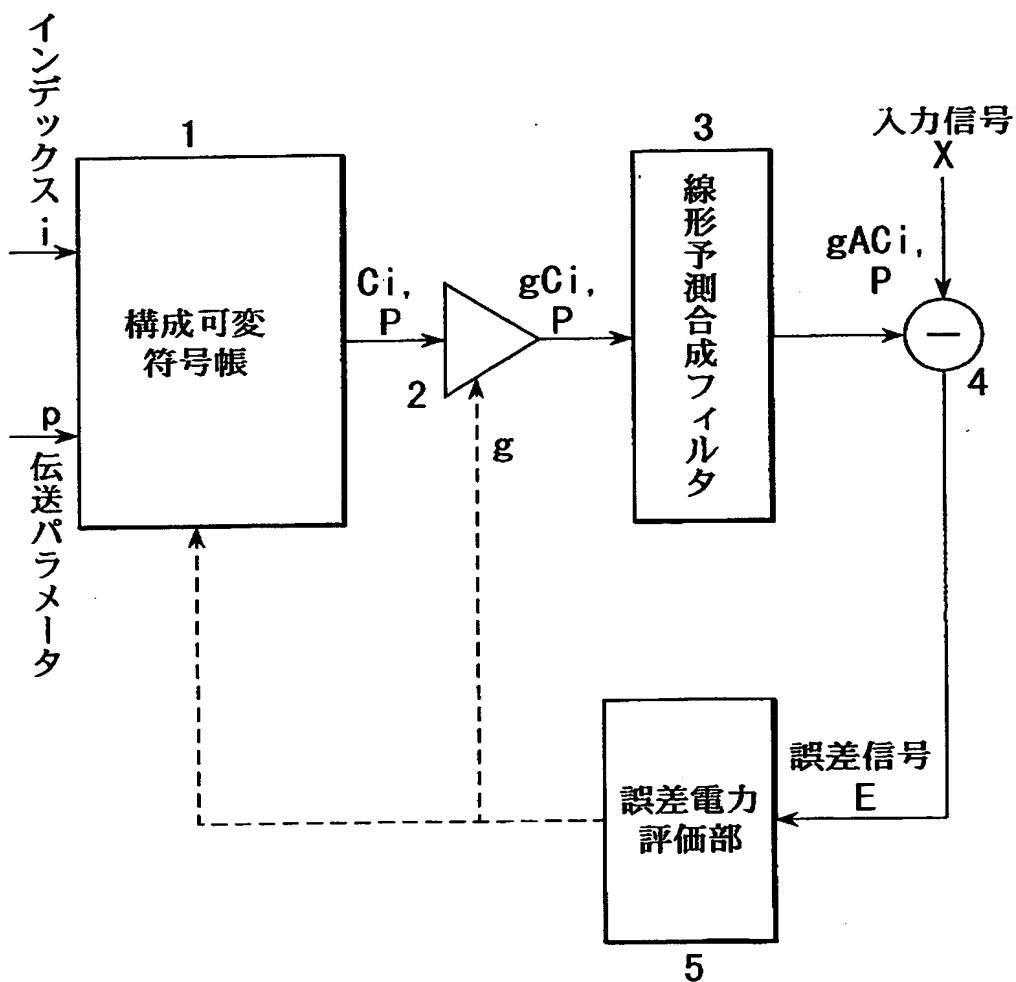
【符号の説明】

- 1 構成可変符号帳
- 2 係數器
- 3 線形予測合成フィルタ
- 4 減算器
- 5 誤差電力評価部

【書類名】 図面

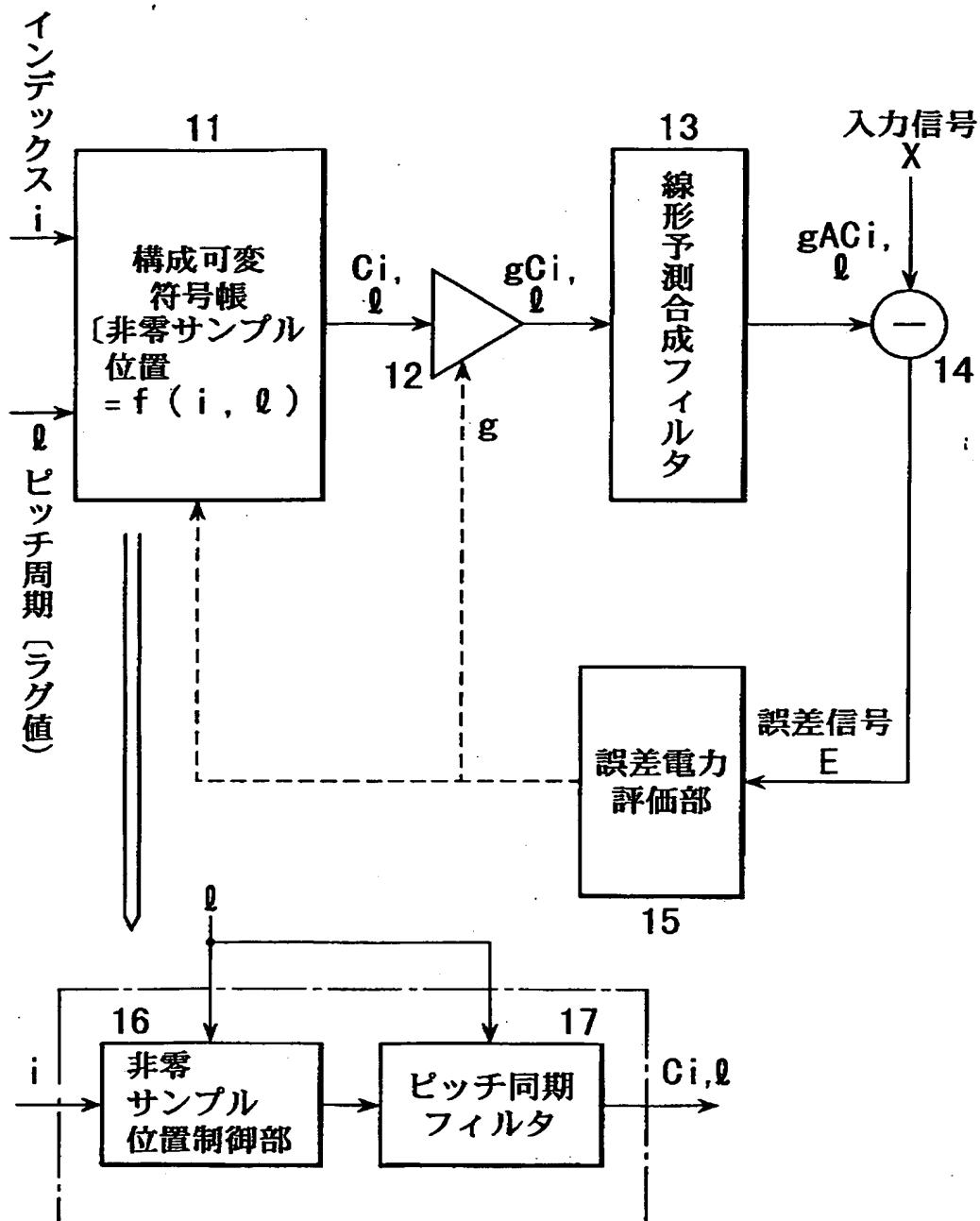
【図1】

本発明の原理説明図



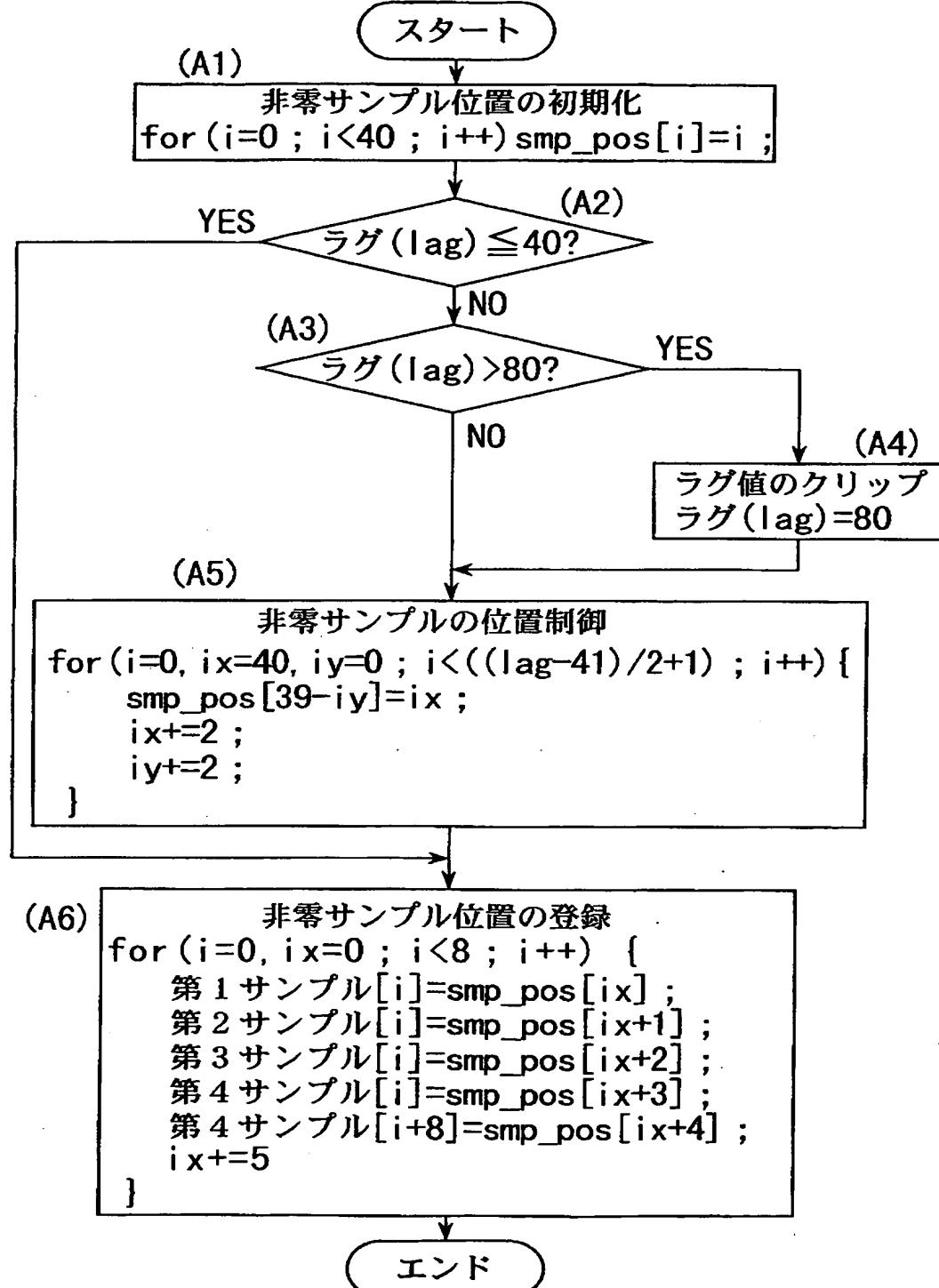
【図2】

本発明の第1の実施の形態の説明図



【図3】

本発明の第1の実施の形態のフローチャート



【図4】

本発明の実施の形態のラグ値による構成可変符号帳の説明図

(a) $20 \leqq \text{ラグ値} \leqq 40$

非零サンプル位置								
i_0	0	5	10	15	20	25	30	35
i_1	1	6	11	16	21	26	31	36
i_2	2	7	12	17	22	27	32	37
i_3	3	8	13	18	23	28	33	38
	4	9	14	19	24	29	34	39

(b) $40 < \text{ラグ値} < 80$ (ラグ値=45の場合)

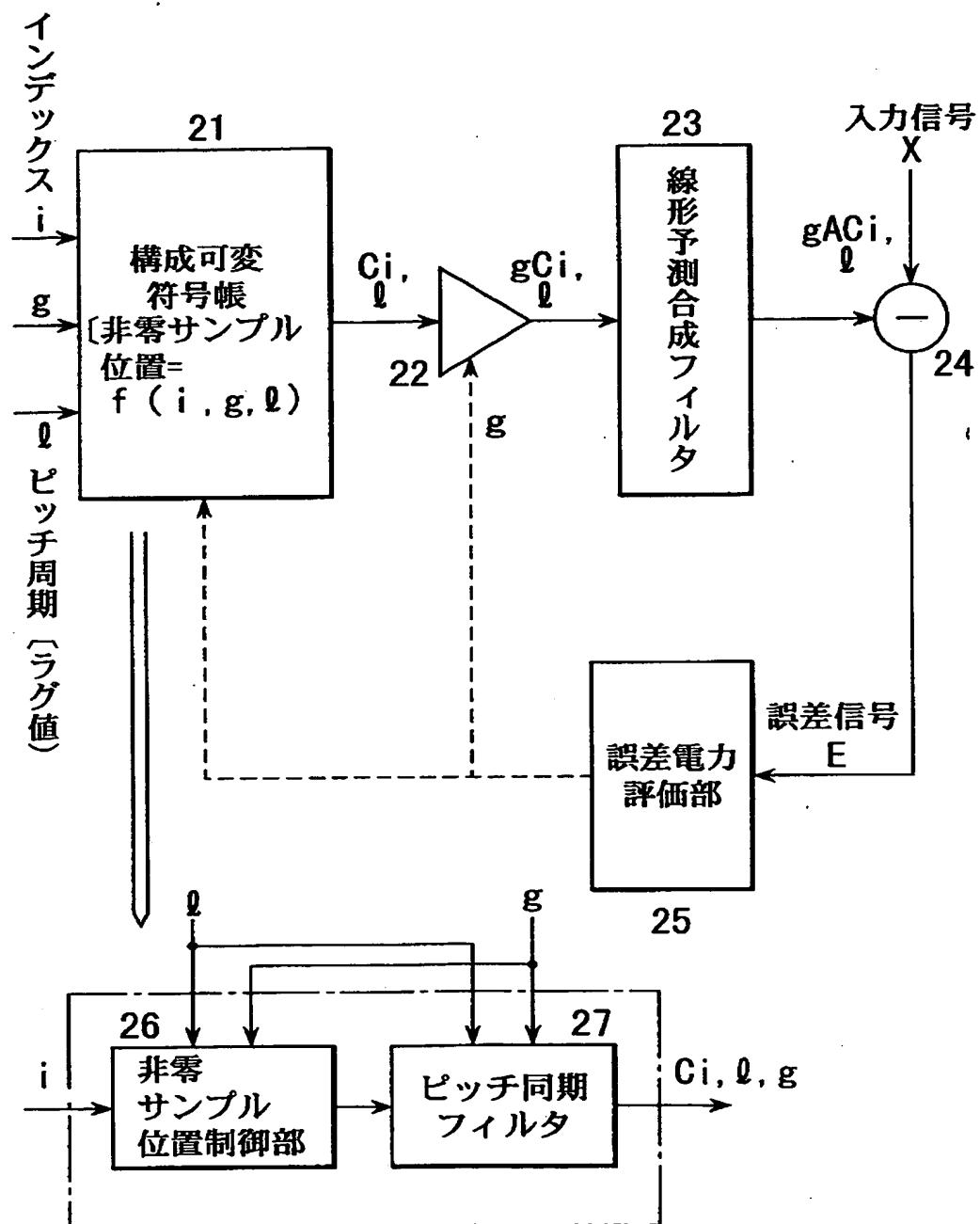
非零サンプル位置								
i_0	0	5	10	15	20	25	30	44
i_1	1	6	11	16	21	26	31	36
i_2	2	7	12	17	22	27	32	42
i_3	3	8	13	18	23	28	33	38
	4	9	14	19	24	29	34	40

(c) $80 \leqq \text{ラグ値}$

非零サンプル位置								
i_0	0	74	10	64	20	54	30	44
i_1	78	6	68	16	58	26	48	36
i_2	2	72	12	62	22	52	32	42
i_3	76	8	66	18	56	28	46	38
	4	70	14	60	24	50	34	40

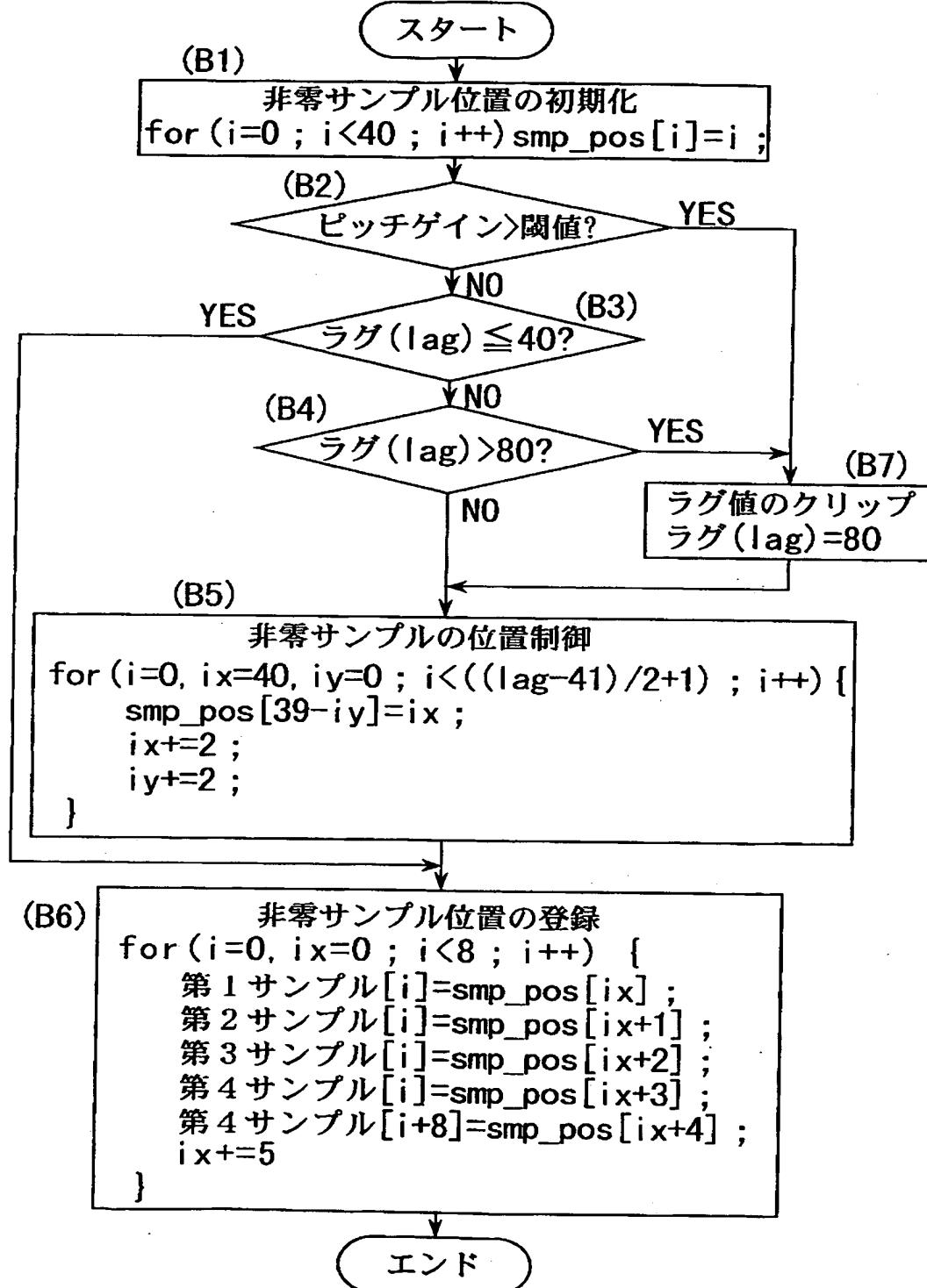
【図5】

本発明の第2の実施の形態の説明図



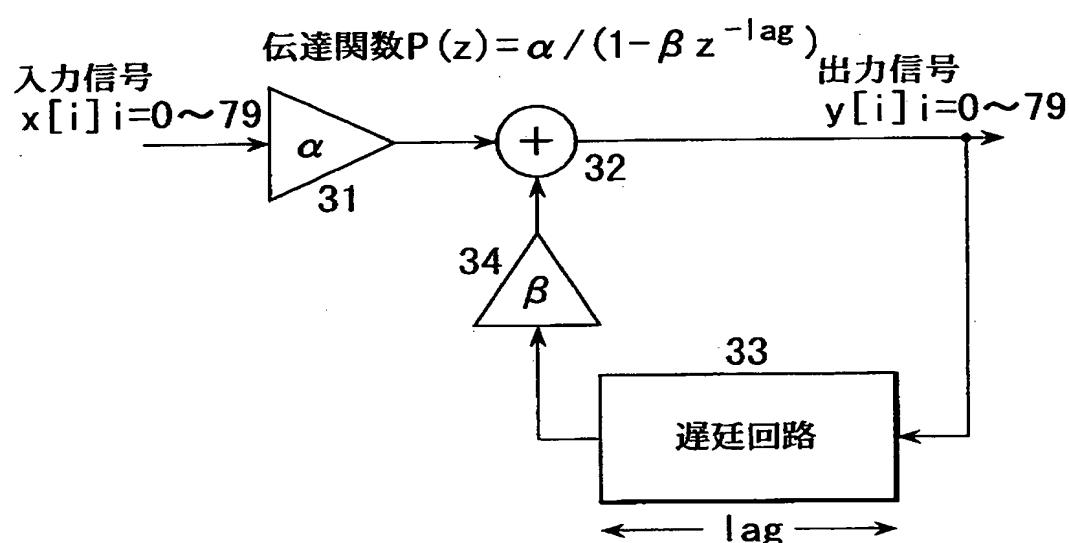
【図6】

本発明の第2の実施の形態のフローチャート



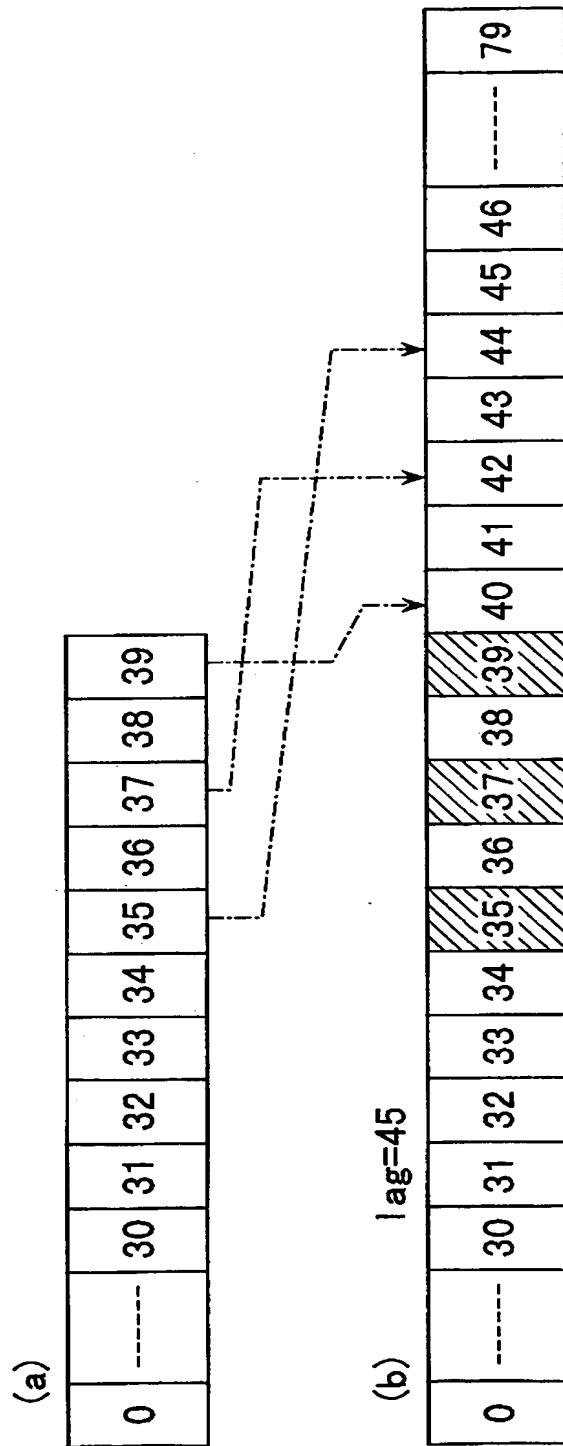
【図7】

ピッチ同期処理の説明図



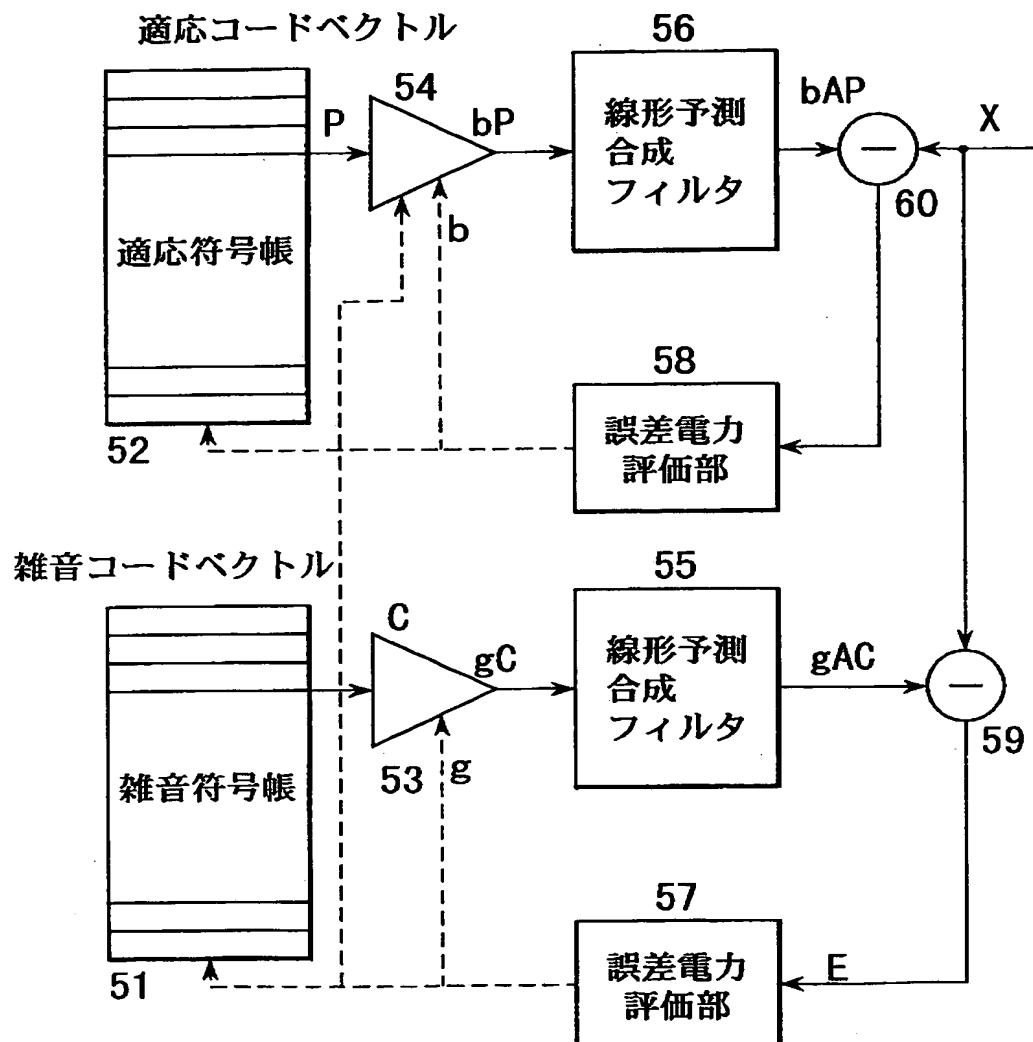
【図8】

本発明の実施の形態のラグ値に応じた非零サンプル位置の説明図



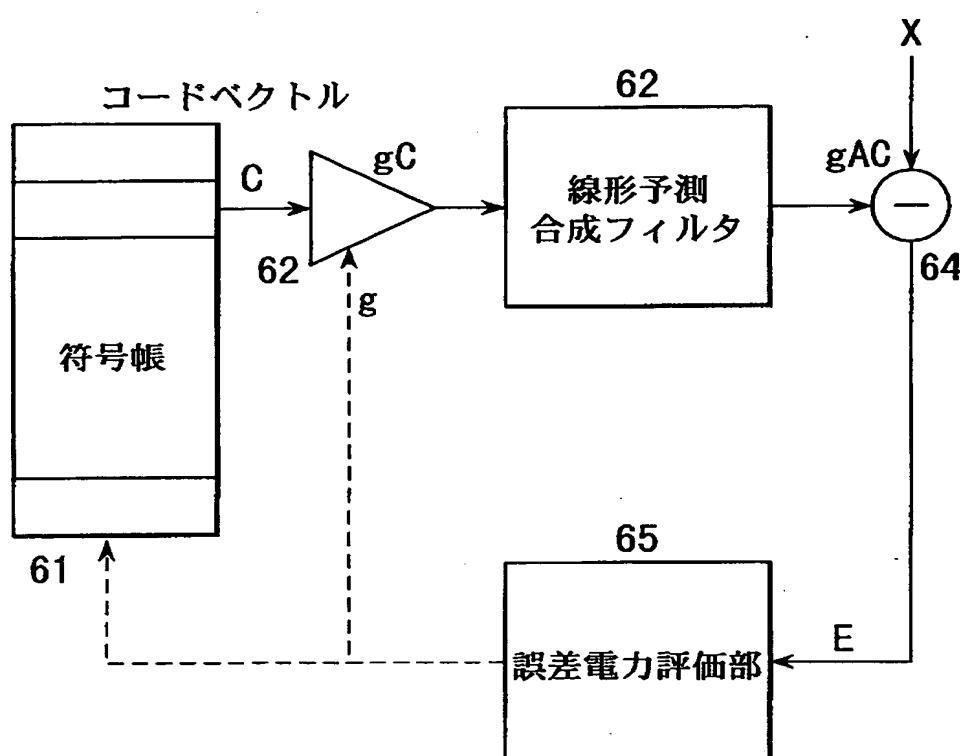
【図9】

従来のC E L P方式の説明図



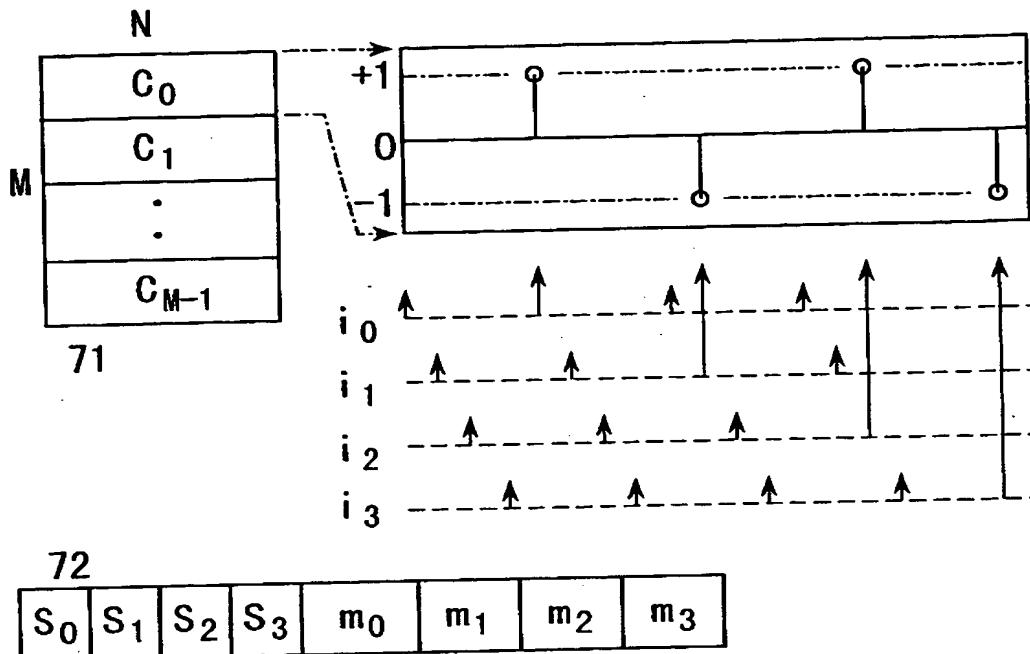
【図10】

従来のA-b-S型ベクトル量子化の説明図



【図11】

ACELP方式の概要の説明図



73	符号	位置	ビット数
i ₀	S ₀	m ₀ 0, 5, 10, 15, 20, 25, 30, 35	3
i ₁	S ₁	m ₁ 1, 6, 11, 16, 21, 26, 31, 36	3
i ₂	S ₂	m ₂ 2, 7, 12, 17, 22, 27, 32, 37	3
i ₃	S ₃	m ₃ 3, 8, 13, 18, 23, 28, 33, 38 4, 9, 14, 19, 24, 29, 34, 39	4

合計17ビット

74	符号	位置	ビット数
i ₀	S ₀	m ₀ 0, 8, 16, 24, 32, 40, 48, 56	3
i ₁	S ₁	m ₁ 2, 10, 18, 26, 34, 42, 50, 58	3
i ₂	S ₂	m ₂ 4, 12, 20, 28, 36, 44, 52, (60)	3
i ₃	S ₃	m ₃ 6, 14, 22, 30, 38, 46, 54, (62)	3

合計16ビット

【書類名】 要約書

【要約】

【課題】 複数の非零振幅値のみで構成した符号帳を用いる音声符号化方法及び装置に関し、所要ビット数を増加することなく、フレーム長の増大を可能とする。

【解決手段】 コードベクトル C_i とゲイン g とを係数器 2 に於いて乗算し、線形予測合成フィルタ 3 を介して再生した信号 $g A C_i$ と入力信号 X との差分信号 E を、誤差電力評価部 5 に入力して、誤差電力が最小のコードベクトルを示すインデックス i とゲイン g とを求める音声符号化方法及び装置に於いて、複数の非零振幅のサンプル位置を、インデックス i と、入力信号 X のピッチ周期に対応するラグ値更にはピッチゲイン等の伝送パラメータとを用いて可変制御する構成可変符号帳 1 を備え、伝送パラメータによって非零サンプル数を増加することなく、非零サンプル位置を制御する。

【選択図】 図 1

【書類名】 職権訂正データ
【訂正書類】 特許願

<認定情報・付加情報>

【特許出願人】

【識別番号】 000005223
【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号
【氏名又は名称】 富士通株式会社
【代理人】 申請人
【識別番号】 100072833
【住所又は居所】 東京都港区虎ノ門二丁目9番11号 信和ビル4階
【氏名又は名称】 柏谷 昭司
【代理人】
【識別番号】 100075890
【住所又は居所】 東京都港区虎ノ門二丁目9番11号 信和ビル4階
【氏名又は名称】 渡邊 弘一
【代理人】
【識別番号】 100105337
【住所又は居所】 東京都港区虎ノ門二丁目九番十一号 信和ビル4階
【氏名又は名称】 テクノパル特許事務所内
真鍋 潔

出願人履歴情報

識別番号 [000005223]

1. 変更年月日 1996年 3月26日

[変更理由] 住所変更

住 所 神奈川県川崎市中原区上小田中4丁目1番1号

氏 名 富士通株式会社